

DIAGNOSI DI GUASTO E DESIGN CENTERING DI CIRCUITI ANALOGICI

F. Grasso⁽ⁱ⁾, A. Luchetta⁽ⁱ⁾, S. Manetti⁽ⁱ⁾, M. C. Piccirilli⁽ⁱ⁾, A. Reatti⁽ⁱ⁾, L. Serri⁽ⁱⁱ⁾

⁽ⁱ⁾Dipartimento di Elettronica e Telecomunicazioni, Via S. Marta 3 - 50139 FIRENZE

⁽ⁱⁱ⁾Dipartimento di Energetica, Via S. Marta, 3 - 50139 FIRENZE

Nel settore della diagnosi di guasto di circuiti analogici, l'Unità di Ricerca di Firenze si interessa di problematiche relative all'individuazione di guasti parametrici [1].

Le tecniche di diagnosi di tipo parametrico hanno come obiettivo la determinazione dei valori effettivi dei parametri circuitali. A tale scopo il circuito viene descritto da un sistema di equazioni non lineari rispetto al valore dei componenti, che viene risolto supponendo noti i valori nominali dei parametri e una serie di misure effettuate su un opportuno insieme di test point precedentemente selezionati. Le incognite sono costituite dai valori effettivi dei componenti circuitali, mentre le misure sono, in genere, nel dominio della frequenza.

Negli ultimi anni è stato affrontato il problema della scelta delle frequenze in corrispondenza delle quali effettuare le misure. Infatti, con una scelta opportuna di queste frequenze, è possibile ridurre l'influenza delle tolleranze dei componenti e degli errori di misura sul valore dei parametri determinando risolvendo il sistema che descrive il circuito in analisi. Sono state sviluppate tecniche per l'individuazione ottimale delle frequenze di test [2, 3] e per la selezione automatica del gruppo ottimo di componenti testabili [4]. Queste tecniche sono basate sull'impiego della scomposizione a valori singolari della matrice sensibilità del circuito, analizzato con tecniche di tipo simbolico, e sull'impiego di algoritmi genetici nella fase di ottimizzazione.

Il problema della diagnosi di guasto di tipo parametrico può essere affrontato anche senza risolvere direttamente il sistema non lineare che rappresenta il circuito, usando reti neurali. Sono state applicate reti feedforward multistrato per la localizzazione di guasti parametrici in circuiti analogici, considerando come insieme di apprendimento il segnale temporale proveniente da opportuni punti di misura dislocati sul circuito, campionato nel dominio del tempo. Le informazioni necessarie per il dimensionamento dei parametri caratteristici della rete neurale sfruttano i risultati provenienti dalla valutazione della testabilità e dalla determinazione dei gruppi di ambiguità associati alle equazioni di diagnosi di guasto relative ai punti di misura del circuito in esame. Queste due informazioni sono di importanza fondamentale per tutte le tecniche di diagnosi di guasto [5, 6]; nel caso di impiego di reti neurali esse contribuiscono a determinare la struttura della rete in modo da avere massima rappresentatività degli elementi circuitali e massima circoscrizione delle situazioni di guasto. Le informazioni ottenute dall'analisi di testabilità risultano anche necessarie per la determinazione dell'insieme di apprendimento più opportuno per la rete neurale; infatti, vengono selezionati i campioni di apprendimento relativi a variazioni di parametri circuitali che producono variazioni distinguibili del segnale temporale prelevato nei punti di misura del circuito [7-9].

L'Unità di Ricerca di Firenze ha iniziato, da qualche anno, ad occuparsi anche del problema del design centering di circuiti analogici. Come noto, i valori dei parametri di progetto di un circuito analogico sono soggetti a variazioni a causa delle tolleranze di fabbricazione. Questo comporta una deviazione del comportamento del circuito dalle specifiche. Il problema del design centering

consiste nel selezionare i valori nominali dei parametri circuitali in modo che il comportamento del circuito soddisfi con la massima probabilità le specifiche. In altre parole, lo scopo del design centering è di assicurare che la resa di produzione sia massimizzata. Le tecniche finora presentate in letteratura a questo riguardo sono basate su un gran numero di simulazioni circuitali. È possibile velocizzare e semplificare l'operazione di design centering avvalendosi di tecniche di analisi simbolica, che consentono di effettuare una sola volta la simulazione del circuito in esame. I risultati finora ottenuti mostrano come l'analisi simbolica consenta un'individuazione ottimale del valore dei parametri di progetto in tempi molto brevi [10-12] e costituisca un valido mezzo per la rappresentazione della regione di accettabilità [13-15].

Bibliografia

- [1] S. Manetti, M. C. Piccirilli, "Symbolic function approaches for analogue fault diagnosis", capitolo 2 del libro *Test and Diagnosis of Analogue, Mixed-signal and RF Integrated Circuits* edito da Yichuang Sun, The Institution of Engineering and Technology (IET), London, UK, 2008.
- [2] F. Grasso, A. Luchetta, S. Manetti, M. C. Piccirilli, "Symbolic techniques for the selection of test frequencies in analog fault diagnosis", *Analog Integrated Circuits and Signal Processing*, Vol. 40, N. 3, settembre 2004.
- [3] F. Grasso, A. Luchetta, S. Manetti, M. C. Piccirilli, "A method for the automatic selection of test frequencies in analog fault diagnosis", *IEEE Trans. on Instrum. and Meas.*, Vol. 56, N. 6, dic. 2007.
- [4] F. Grasso, S. Manetti, M. C. Piccirilli, "An approach to analog fault diagnosis using genetic algorithms" MELECON'04, Dubrovnik, Croazia, maggio 2004.
- [5] S. Manetti, M. C. Piccirilli, "A singular-value decomposition approach for ambiguity group determination in analog circuits", *IEEE Trans. on Circuits and Systems - Part I*, aprile 2003.
- [6] F. Grasso, S. Manetti, M. C. Piccirilli, "A program for ambiguity group determination in analog circuits using singular-value decomposition", ECCTD'03, Cracovia, Polonia, settembre 2003.
- [7] B. Cannas, A. Fanni, S. Manetti, A. Montisci, M. C. Piccirilli, "Linear circuit fault diagnosis using neural networks and testability analysis", EANN'03, Engineering Application of Neural Networks Conference, Malaga, Spagna, settembre 2003.
- [8] B. Cannas, A. Fanni, S. Manetti, A. Montisci, M. C. Piccirilli, "Neural network based analog fault diagnosis using testability analysis", *Neural Computing and Applications*, Vol. 13, N. 4, dic. 2004.
- [9] F. Grasso, A. Luchetta, S. Manetti, M. C. Piccirilli, "Symbolic techniques in neural network based fault diagnosis of analog circuits", Proc. XIth- Intern. Workshop on Symbolic and Numerical Methods, Modeling and Applications to Circuit Design (SM2ACD'10), Tunisi, Tunisia, ottobre 2010.
- [10] F. Grasso, S. Manetti, M. C. Piccirilli, "Symbolic analysis techniques for design centering of analog circuits", Proc. 8th Intern. Workshop on Symbolic Methods and Applications to Circuit Design (SMACD'04), Wroclaw, Polonia, settembre 2004.
- [11] F. Grasso, S. Manetti, M. C. Piccirilli, "A symbolic approach to design centering of analog circuits", *Microelectronics Reliability*, Vol. 47, febbraio 2007.
- [12] F. Grasso, S. Manetti, M. C. Piccirilli, "A new geometrical approach to design centering of analog circuits", SPIE, Siviglia, Spagna, maggio 2005.
- [13] F. Grasso, S. Manetti, M. C. Piccirilli, "A method for acceptability region representation in analogue linear networks", *Intern. Journal of Circuit Theory and Applications*, Vol. 37, 2009.
- [14] F. Grasso, S. Manetti, M. C. Piccirilli, "SAR: a symbolic program for acceptability region representation in analog circuit design", Proc. Xth- Intern. Workshop on Symbolic and Numerical Methods, Modeling and Applications to Circuit Design (SM2ACD'08), Erfurt, Germania, ottobre 2008.
- [15] F. Grasso, A. Luchetta, S. Manetti, M. C. Piccirilli, A. Reatti, "Symbolic analysis techniques for fault diagnosis and automatic design of analog circuits", capitolo 14 dell'e-Book *Design of analog circuits through symbolic analysis* edito da M. Fakhfah, E. Tleto-Quautle, F. V. Fernandez, in corso di pubblicazione.